

## S 言語を使った薄膜の信頼性評価方法

野洲セミコンダクター(株)技術部 清水 正男

電子部品をはじめとする高機能部品には、多種多様な薄膜が用いられており、その薄膜の寿命を推定することは、これらの部品を用いた最終製品自体の寿命を考える上で、重要な観点となる。

今回半導体チップの信頼性評価項目の中で最も重要な項目の 1 つである、MOS(Metal Oxide Semiconductor)のゲート酸化膜の信頼性評価方法、TDDB(Time Dependent Dielectric Breakdown)テスト結果のデータをサンプルデータとして、S 言語を使った解析事例を紹介する。データサンプリングによる、単位面積当りの寿命の見積もり方法を提案する。また、パーコレーションモデル(Percolation Model)による TDDB をシミュレーションし、2つの異なる寿命分布が混在した場合の実例を解析した結果を報告する。

*Key word:* S 言語, 薄膜, 寿命, TDDB, パーコレーションモデル

### 1. はじめに

電子部品をはじめとする高機能部品には、多種多様な薄膜が用いられており、その薄膜の寿命を推定することは、これらの部品を用いた最終製品自体の寿命を考える上で、重要な観点となる。今回半導体チップの信頼性評価項目の中で最も重要な項目の 1 つである、MOS のゲート酸化膜の信頼性評価方法、TDDB テスト結果のデータをサンプルデータとして、S 言語を使った解析事例を紹介する。

S 言語を用い、実際の素子による TDDB テスト結果のデータを解析した。

データサンプリングによる任意の面積の寿命の推定方法を提案し、その有効性について議論した。

つぎに、TDDB の現象の説明にパーコレーションモデルを適用し、2つの異なる寿命分布が混在した場合について、シミュレーションを行い実際の測定結果と比較した。

### 2. MOS 構造と TDDB 試験

MOS の断面構造を図 2.1 に示す。ゲート電

極に電圧を印可することで、ソース電極とドレイン電極間に電流が流れる。

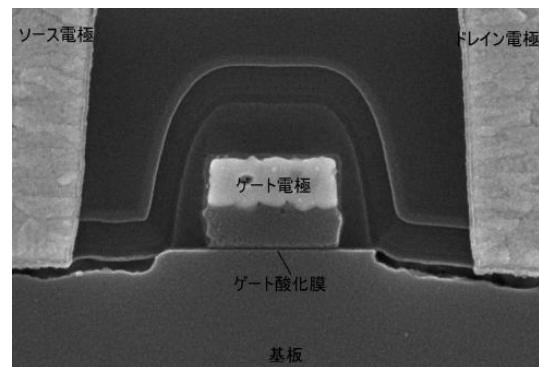


図 2.1 MOS 断面構造

ゲート電極直下にはゲート酸化膜(ガラス)があり、ここにかかる電圧ストレスは、数 MV/cm オーダーになる。酸化膜の品質が悪いと、半導体素子の動作中に酸化膜が破れ、ゲート電極から基板側へ電流が流れてしまい素子破壊に至る。

TDDB 試験とは、図 2.1 に示す構造、ゲート電極・酸化膜・基板(電極)、を持ったテスト用の素子(図 2.2)を作成し、電極間に、通常使用するよりはるかに高い電圧を印可し続

け、破壊に至るまでの時間を測定し、実使用条件での寿命を推定するものである。

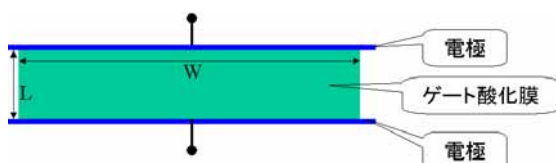


図 2.2 TDDDB テストサンプル断面図  
W:薄膜一辺の長さ, L:膜厚

### 3. 寿命プロット

異なる 3 つのストレス条件で評価した約 150 個のサンプルの寿命(累積の故障率)を、それぞれログ-ノマル(図 3.1)とワイブル(図 3.2)でプロットした。

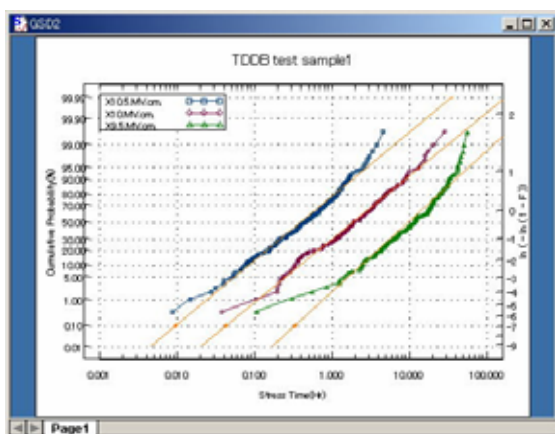


図 3.1 ログ-ノマルでの寿命プロット例

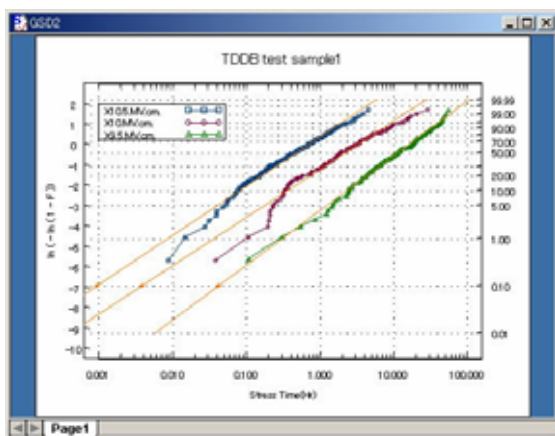


図 3.2 ワイブルプロット

それぞれの近似直線から所望の故障率(例では, 0.10%)に至る時間を求める。次に, それぞれのストレス状態での求めた時間から, 実際の使用状態(たとえば, 5.0MV/cm)での寿命を類推する。

このように, テストサンプルと同等のゲート酸化膜の面積をもつ素子の実使用状態での寿命を類推することができる。

しかしながら, 通常, 実際の素子とテストサンプルとゲート酸化膜の面積は同じでない。この場合には, 面積に依存するファクターを別途見積もる必要が発生する。

### 4. 単位面積あたりの寿命の検討

通常の TDDDB テストでは面積の異なる複数種類のテストサイトのテスト結果から, 単位面積あたりの寿命を推定する。この従来の方では, 複数種類(最低でも 3 種類)のテストを行う必要があり, それに要する時間やコストは大きなものになる。

そこで, テストに掛かる手間を削減するために, 比較的面積の小さな, 1種類の面積のチップから計算で仮想面積のチップの寿命を求め, そこから単位面積あたりの寿命を推定する手法を提案する。

今回の提案は,

「たとえば, 2 倍の面積(2S)を考える場合は, 実際の評価データ群から, 任意の 2 つのデータをサンプリングし, その値が小さいほうを 2S の面積の寿命とする。n 倍の面積なら, n 個サンプリングし, n 個のデータの中の一番小さな値を, n 倍の仮想面積(nS)の寿命とする。また, サンプリングは, 実際のデータ数と同程度行い, その分布を調べる」である。

図 4.1は、サンプリング回数がデータ数と同じ159回、面積が2倍の場合を表している。新しく、サンプリングによって得たデータ群も、もとデータの分布と同じである。以下同様に、仮想面積(2S, 3S, 5S,……)の寿命を求め、それらの近似曲線から、単位面積(任意の面積)あたりの寿命を求めることができる。

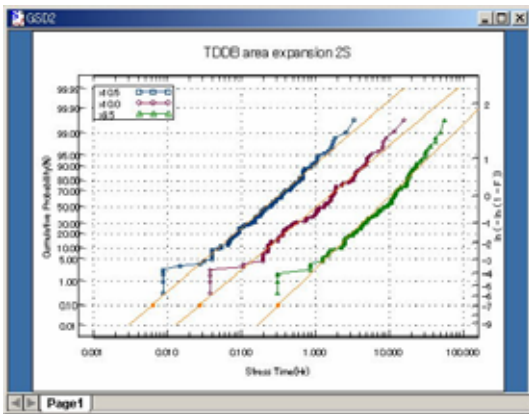


図 4.1 2 倍の面積の寿命

### 5. パーコレーションモデルの導入

TDDB に代表されるような、薄膜の破壊に至るモデルとして、土壤中に水が浸透していく現象等をモデル化する場合によく用いられるモデルであるパーコレーションモデル (Percolation model)の適用が提唱<sup>1)~4)</sup>されている。

今回行ったシミュレーションでは、図 5.1 に示すように、薄膜断面に円状の欠陥を任意の位置に発生させ、この欠陥によって、上下の電極が繋がった時点(円の発生回数)を寿命とした。

シミュレーションの出力結果を、図 5.2 に示す。シミュレーションでは、この図と同時に、破壊に至った時点での寿命に相当する欠陥(円)の数を取得。実際の TDDB では、印可ストレスによって、単位時間当りの欠陥の発

生個数と、欠陥(円)の大きさが変化する。

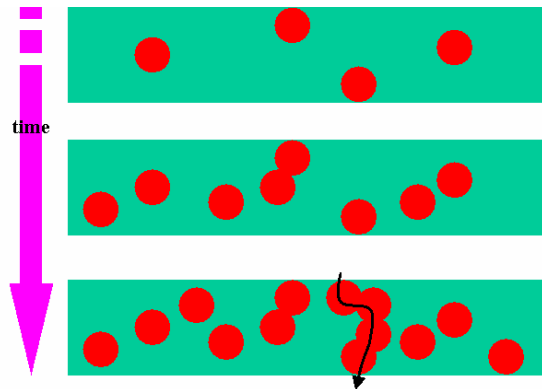


図 5.1 パーコレーションモデルの導入

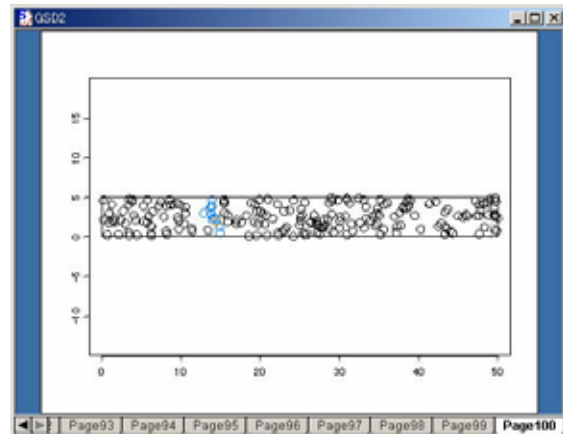


図 5.2 S 言語でのシミュレーション事例

### 6. 複数の分布の合成と分離

実際の素子内部の薄膜の使用状況(図 6.1)を考えると、薄膜中央部分(濃い色)とホルダーに固定されたりするエッジ部分(薄い色)があり、それらの寿命は異なることは容易に類推できる。

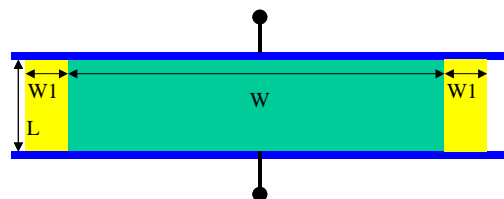


図 6.1 実際の薄膜の使用状況

2つの異なる分布が重ね合わさった寿命分布では、その面積割合(w1/w ratio)にしたがって、図 6.2 に示すようなプロファイル(太い線)となると予想される。図中の d および d1 は、欠陥(シミュレーション中の円の半径に相当)の大きさを表し、w, w1 はそれぞれ、薄膜中央部分(濃い色)の長さとおよびエッジ部分(薄い色)の長さを表している。

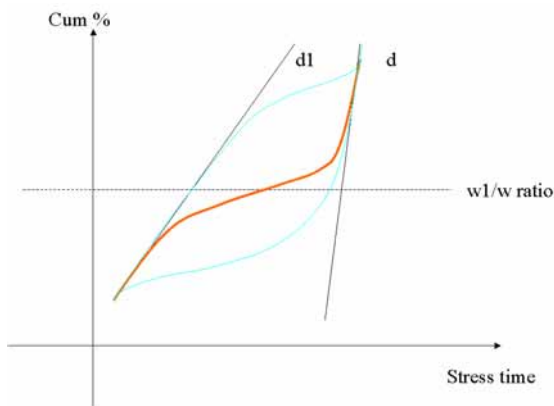


図 6.2 合成された寿命分布のプロファイル

そこで、図 6.1 に示す異なる領域(エッジ部分と中央部分)とで、欠陥(円)の大きさを変え、また、領域の全体に対する割合を変えてシミュレーションした結果を図 6.3 に示す。

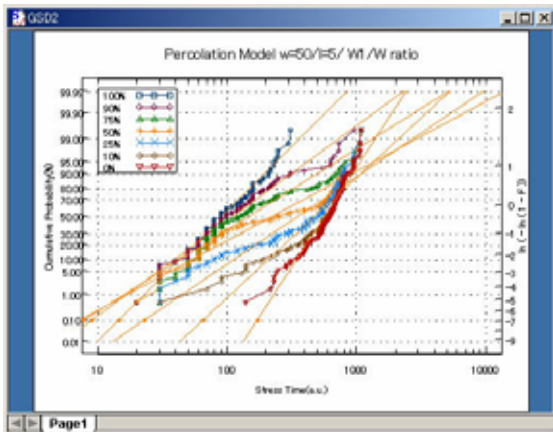


図 6.3 2つの異なる分布の合成結果

領域の占める割合によって、合成された寿命分布が変化することがわかった。

実際に、エッジ部分と中央部分のとの比率が異なる、テストサンプル(図 6.4)を作り、ストレス評価した。

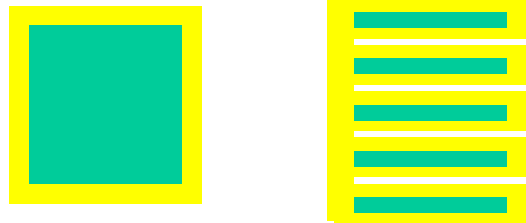


図 6.4 平面形状が異なるテストサンプル

通常のサンプル平面形状は、図 6.4 の左側のように正方形上に作成するが多いが、今回は、図 6.4 の右側のようにクシ型にして、エッジ部分の割合を多くした。

実際のストレス評価結果を図 6.5 に示す。前述のシミュレーションで予想した通り、“く”の字状に折れ曲がったプロファイルを示した。

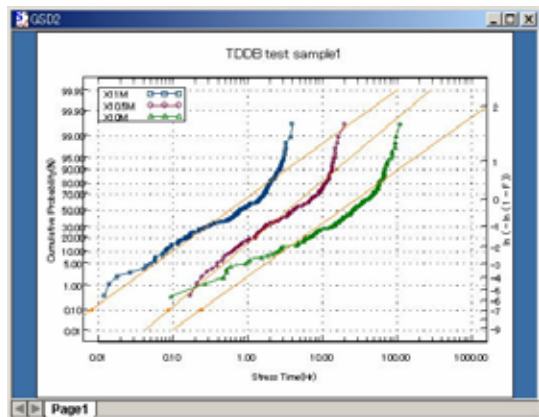


図 6.5 クシ型のテストサンプルの寿命

エッジ部分と中央部分の寿命分布をそれぞれ、 $F_1(t)$ ,  $F_2(t)$ とし、その比率を  $\alpha$  とすると、図 6.5 のテストサンプルは、式 6.1 で表され

る.

$$Y(t) = \alpha F_1(t) + (1 - \alpha) F_2(t) \quad (\text{式 6.1})$$

この式を解き,  $\alpha$  を求めることにより, 薄膜のエッジ部分の影響度合いを類推することができる.

## 7. まとめ

今回のデータ解析およびシミュレーションで以下のことが明らかになった.

- 1種類の面積のチップから計算で仮想面積のチップの寿命を求め, そこから単位面積あたりの寿命を推定する手法を提案し, その有効性を示した.
- 単一のワイブル分布として表せない信頼性評価(寿命試験)データを複数(今回は2つ)のワイブル分布の合成として考えられることを, シミュレーションを通して検証した. また, 実際の実験データを複数(今回は2つ)のワイブル分布に分離する手法を提案し, その有効性を示した.

謝辞

関数作成ならびに技術的討論において多大なるアドバイスをいただきました, ㈱数理システムの佐々木俊久様に対してお礼申し上げます.

参考文献

1. 平野泉他, HfSiO(N)膜の欠陥生成と絶縁膜破壊機構, 電子情報通信学会技術報告, Vol.104, p71, (2004)
2. Degraeve et al., New Insights in the Relation Between Electron Trap Generation and the Statistical Properties of Oxide Breakdown, IEEE Trans.Elec.Dev., Vol.45, No.4, p904, (1998)
3. E.Y.Wu et al., Ultra-thin oxide reliability for ULSI applications, Semicond.Sci.Technol., Vol.15, p425, (2000)
4. J.H.Stathis et al., Percolation models for gate oxide breakdown, J.Appl.Phys., Vol.86, p5757, (1999)

おしらせ

今回報告した内容をさらに詳しく HMTL 形式でまとめ, CDROM に収録しました. 解析に用いたプログラム・関数およびサンプルデータも含まれていますので, S 言語の環境があれば追試験やパーコレーションモデルによるシミュレーションを行えます.

この CDROM は㈱数理システムにご請求ください.