

3次元半導体プロセス形状シミュレータParadiseWorld-2のご紹介 - Voxel法による形状シミュレーションとGPGPUを用いた静電解析 -

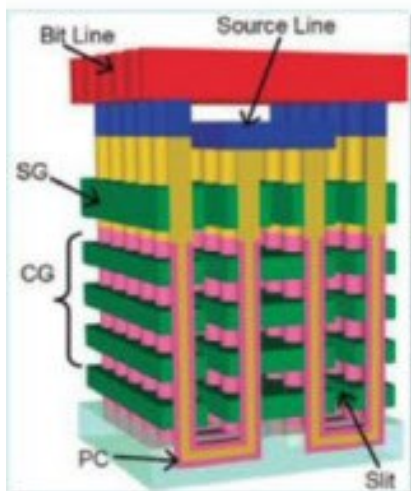
株式会社NTTデータ数理システム
科学技術部

- **半導体プロセス形状シミュレーション**
 - 概要
 - 形状計算の原理 – Voxel法
 - 計算事例
 - 形状エクスポート機能によるマルチフィジックス解析
- **静電解析によるLCR抽出**
 - 概要
 - 計算事例
 - GPGPUによる高速化

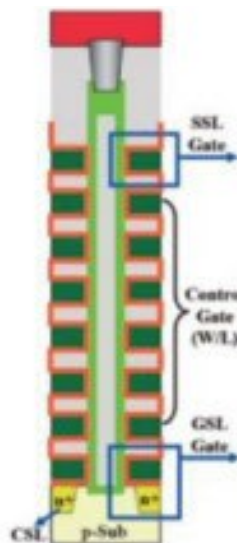


プロセス形状シミュレーション

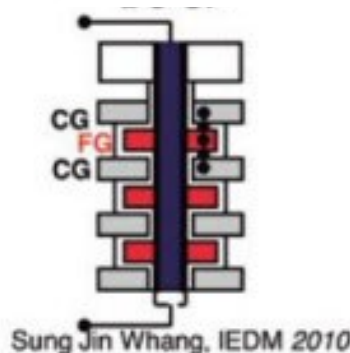
近年の最先端メモリ構造 (日本経済新聞 2014/2/7)



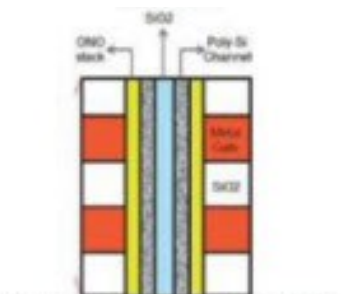
Tanaka, H.; VLSIT2007.



Jaehoon Jang, VLSIT 2009



Sung Jin Whang, IEDM 2010

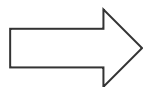


Eun-Seok Choi, IEDM 2012



G. Hawk, Flash memory Summit 2011

二次元構造



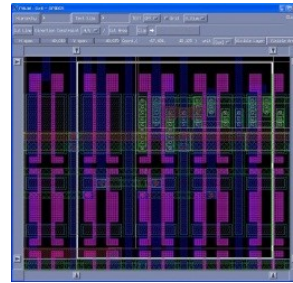
三次元構造

構造のイメージが難しい
技術者間の認識を合わせづらい
故障が起こりやすい箇所をみつけづらい

プロセスで意図した通りに、複雑な3次元構造が出来上がるかを確認するためには
3次元プロセスシミュレーションが不可欠

ParadiseWorld-2の概要

ParadiseWorld-2は、
GDSIIレイアウトと
プロセスフロー定義を元に、
3次元の半導体形状を
シミュレートするソフトウェアです。



GDSIIエディタ

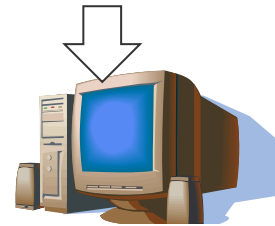
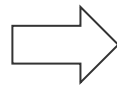
これにより、今まで難しかった

- ・複雑な3次元構造の可視化
- ・技術者同士での構造イメージの共有
- ・不良が起こりやすい箇所の事前チェック

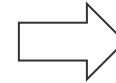
等が可能となります。

プロセスフロー定義

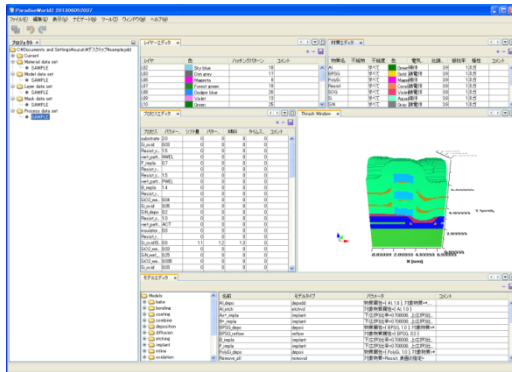
統合GUI
パラメータエディタ



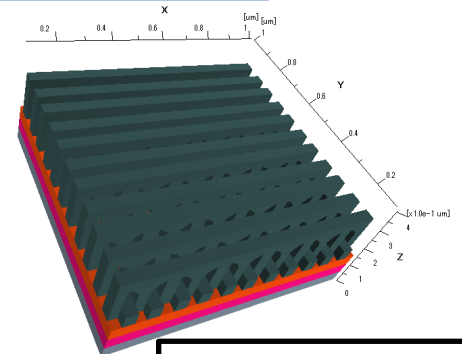
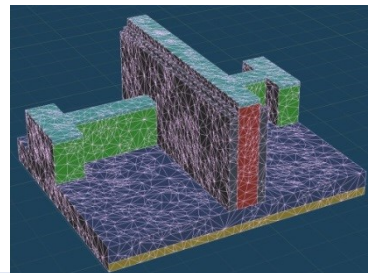
形状シミュレーター
TIGER



3次元ビューワー
THRUSH



3D CAD FORMAT



形状評価、
デバイス検査、
3DDRC

汎用CAEツール

レイヤ定義

The screenshot displays the ParadiseWorld2 software interface with several key panels:

- レイヤーエディタ (Layer Editor):** A table defining layers L02 through L10 with their respective colors and patterns.
- 材質エディタ (Material Editor):** A table defining materials like Al, BPSG, PolySi, Resist, SiO₂, Si, and SiN with their properties.
- プロセスエディタ (Process Editor):** A table listing various process steps such as substrate, Si_oxid, Resist_c, and SiN_depo with their parameters.
- モデルエディタ (Model Editor):** A table listing models like Al_depo, Al_etch, and BPSG_depo with their specific parameters.
- 3D Plot:** A cross-sectional view of the device structure showing different layers and materials in various colors.

形状評価

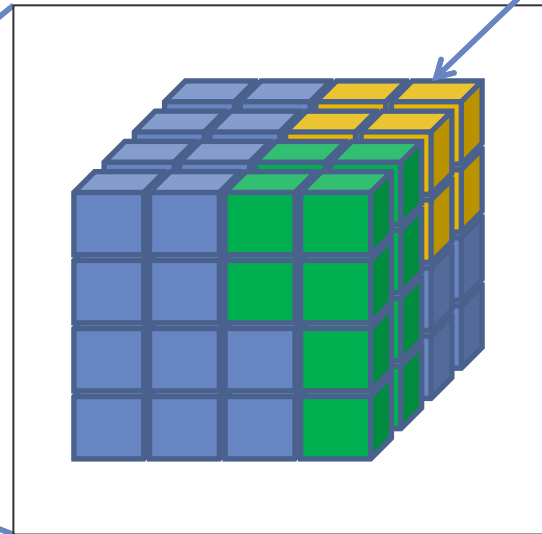
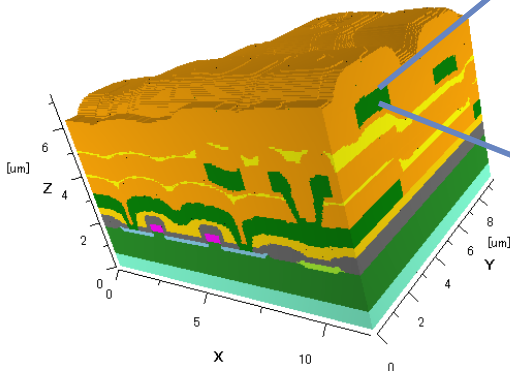
プロセスフロー
の構築

モデル編集

ParadiseWorld-2は、
3次元形状シミュレーションを高速に実行可能な
Voxel法を用いてシミュレーションをおこないます。

Voxel(立方体)が
各々材質を表す

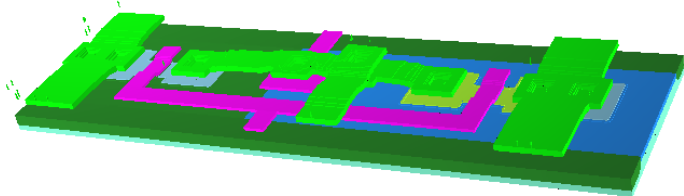
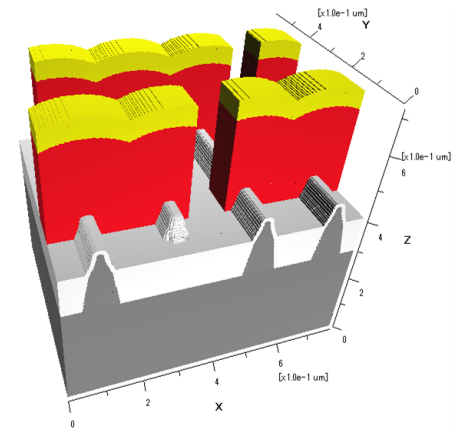
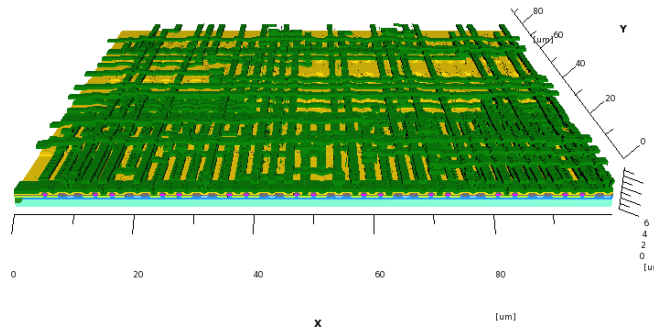
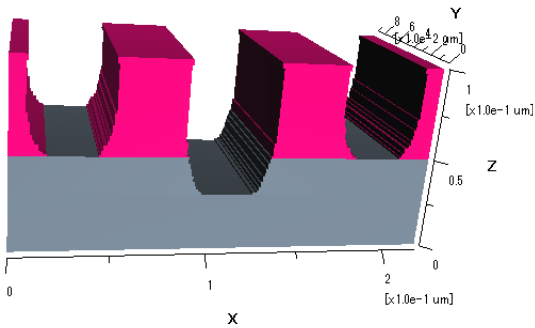
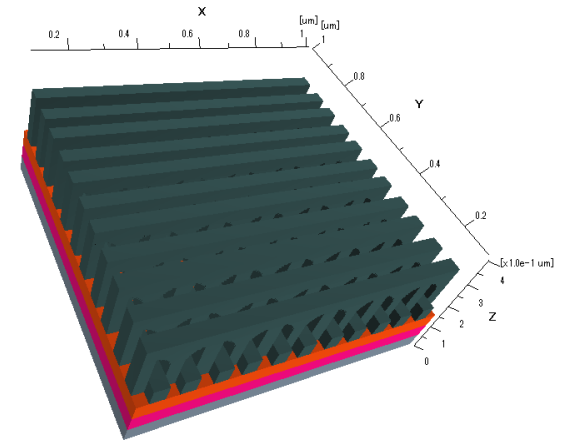
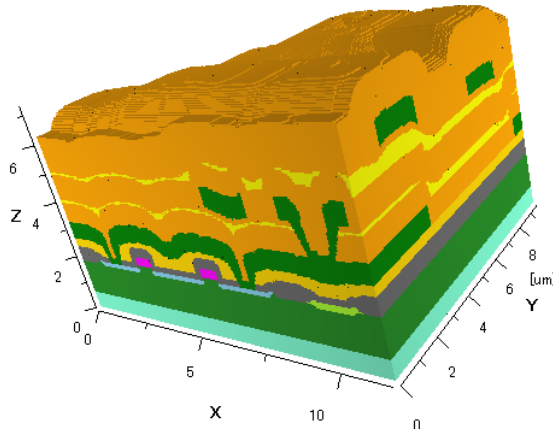
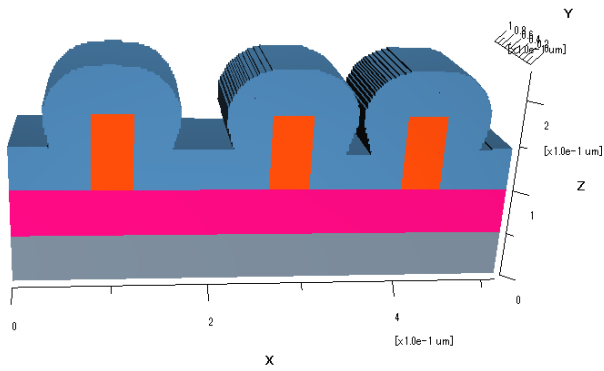
ParadiseWorld-2による
シミュレーション結果



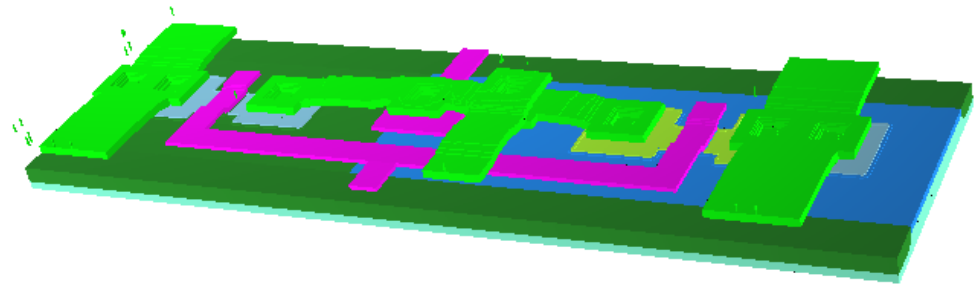
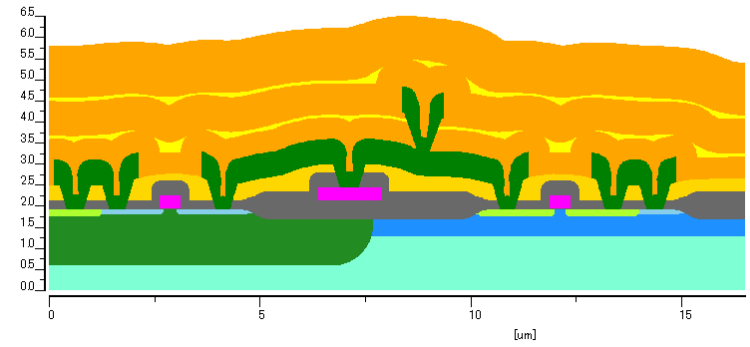
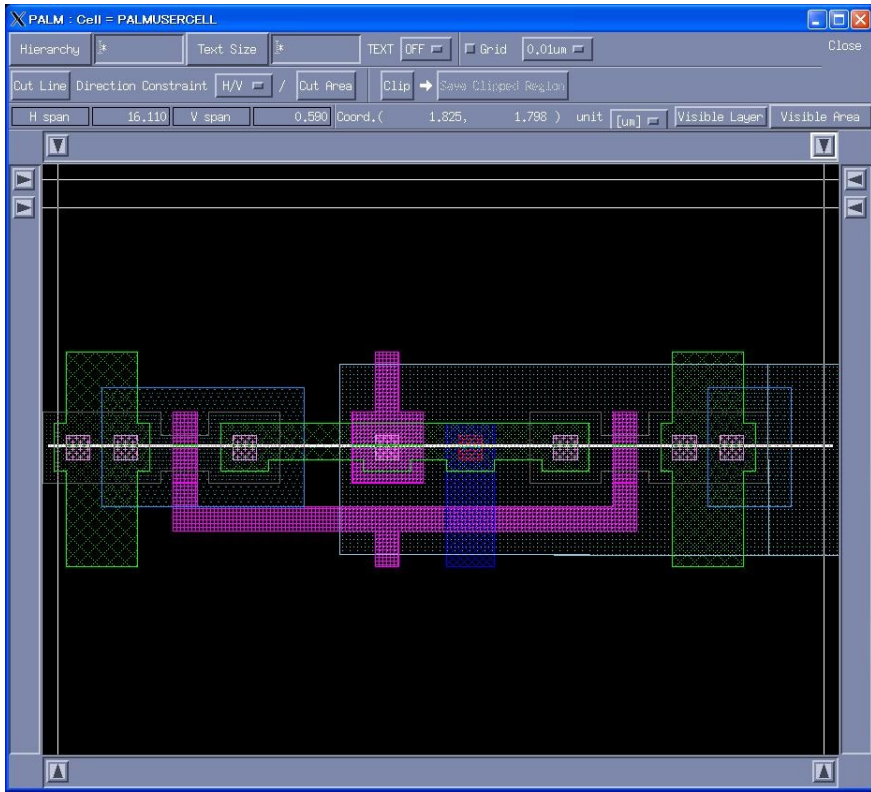
* 形状計算の精度は、Voxelのサイズによって決定されます。

入射粒子フラックスの角度分布を考慮した、
高精度な形状シミュレーションが可能なのが特徴です

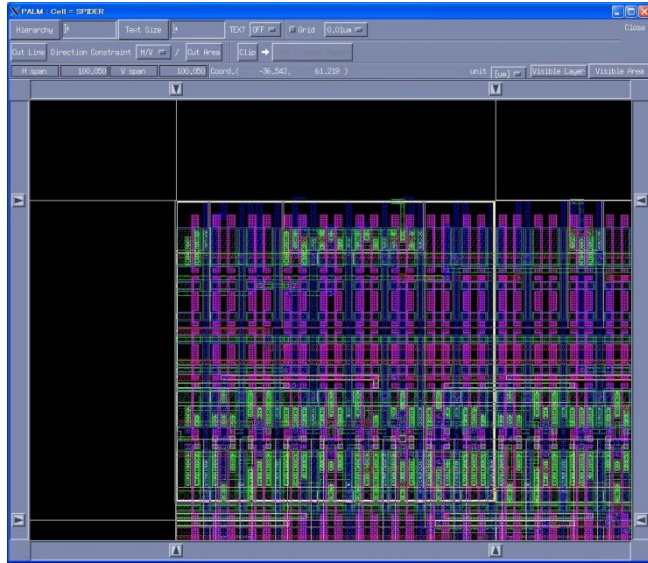
ParadiseWorls-2 3次元構造例



形状計算例(CMOS)

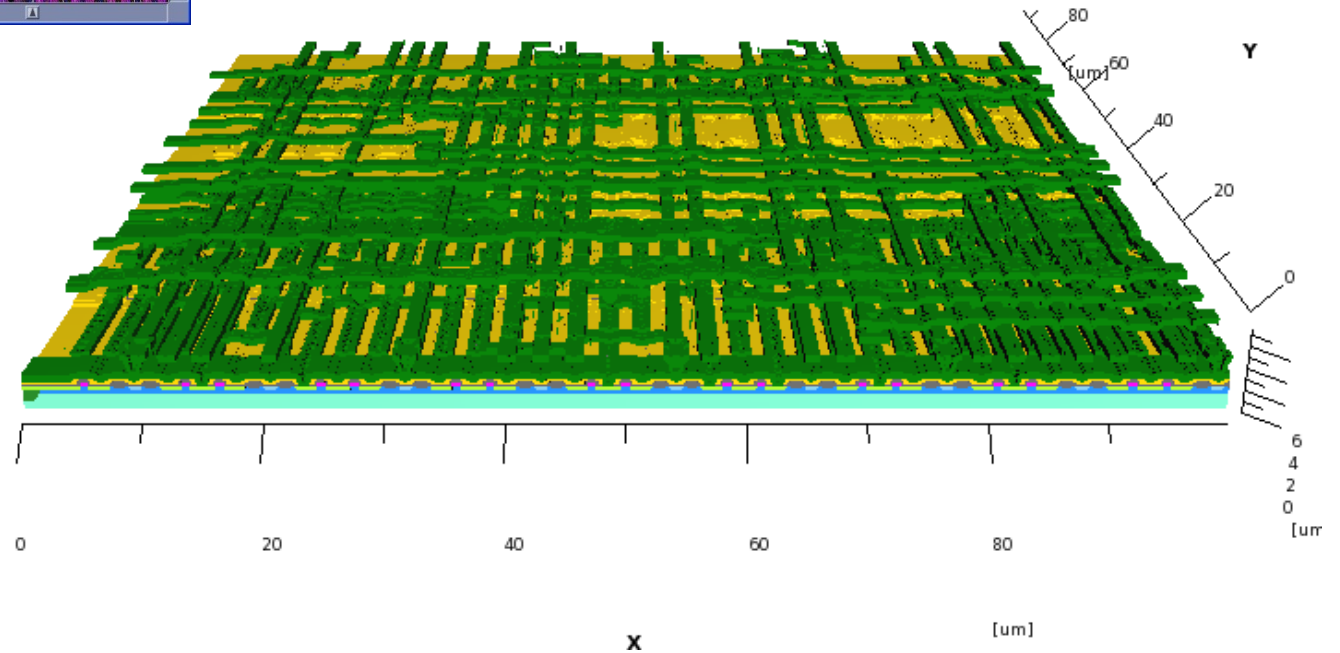


形状計算例(LSI配線)

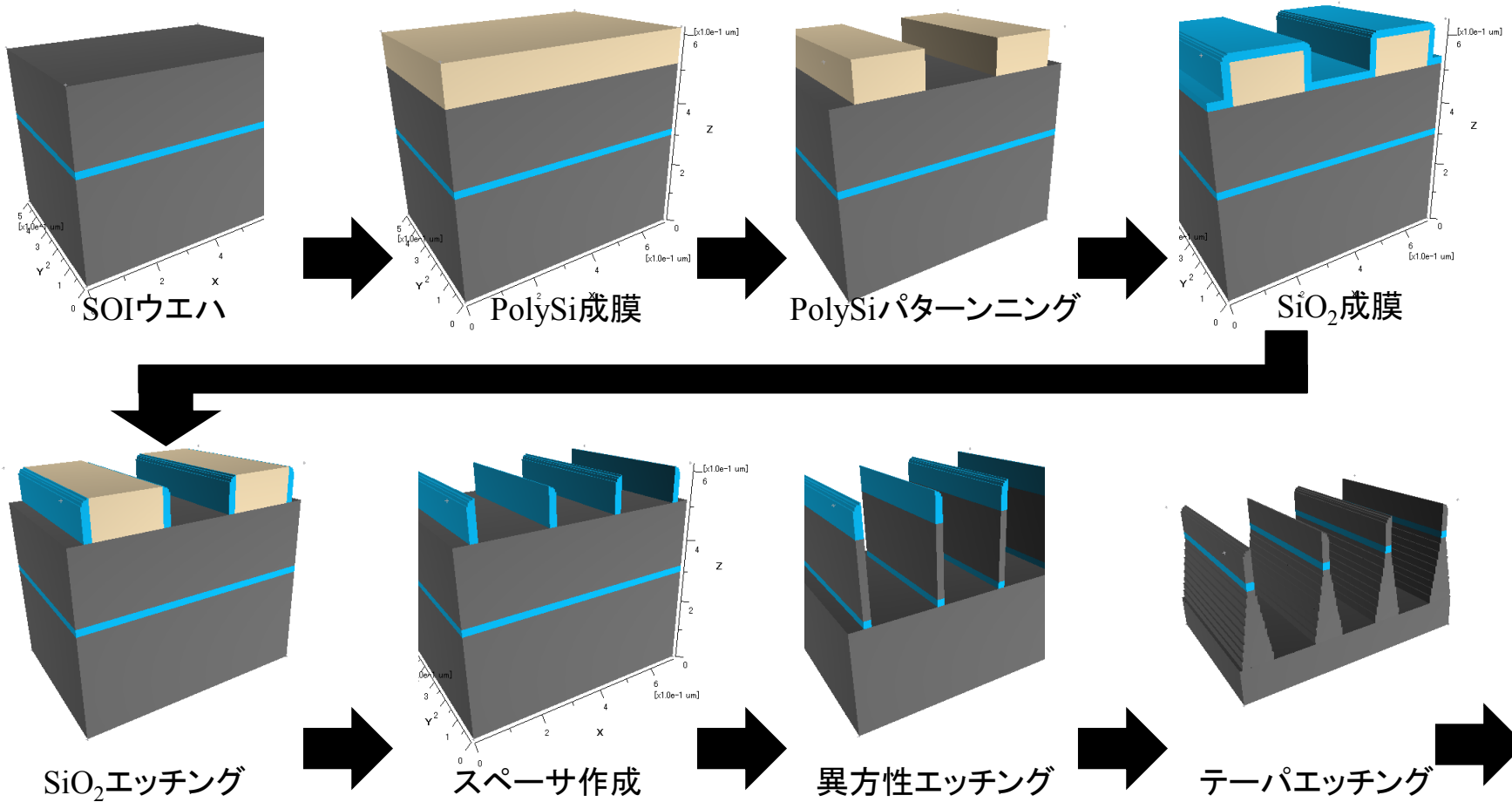


100um × 100um

解像度0.1um

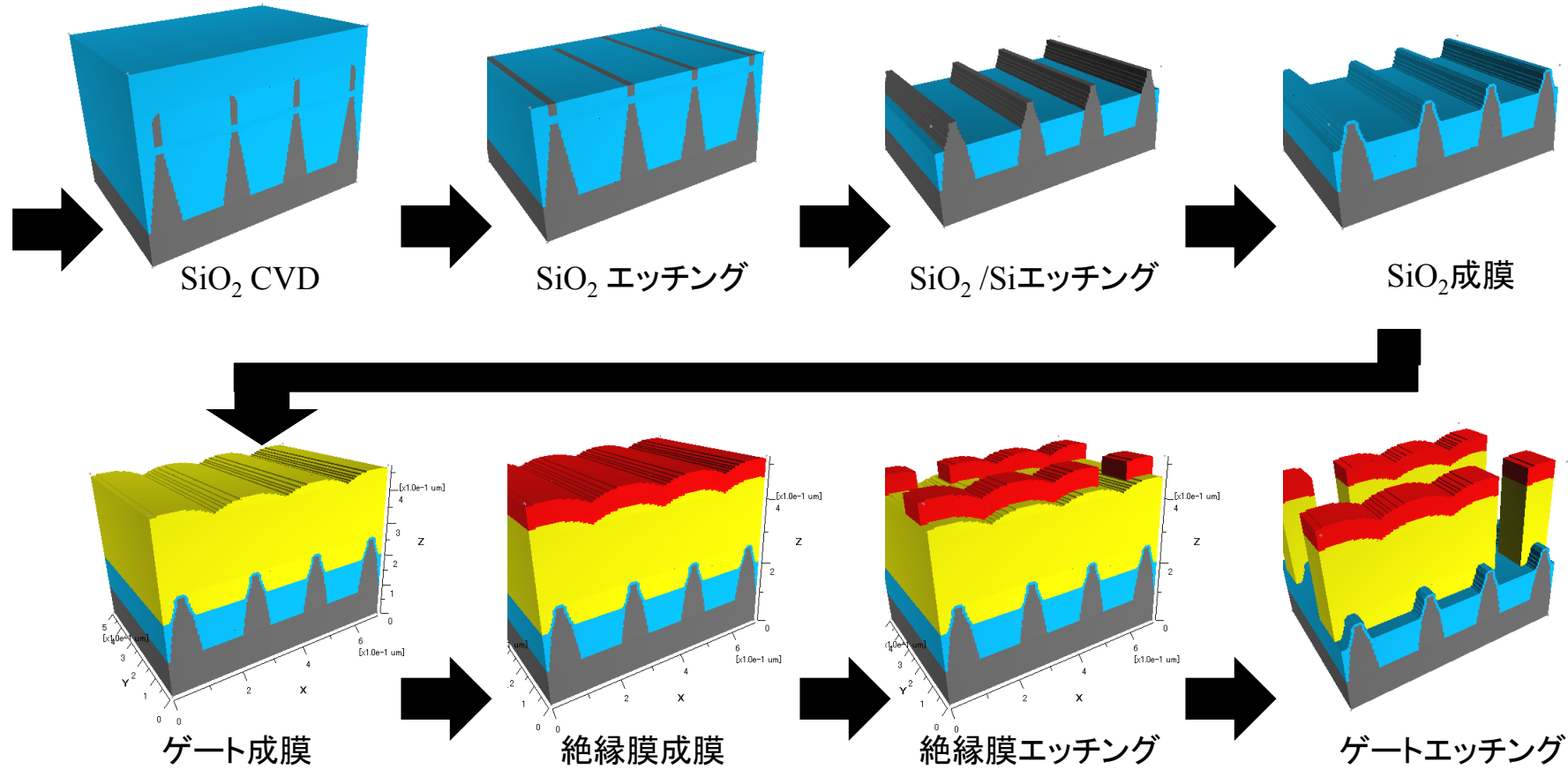


形状計算例(Bulk FinFET: 1/2)

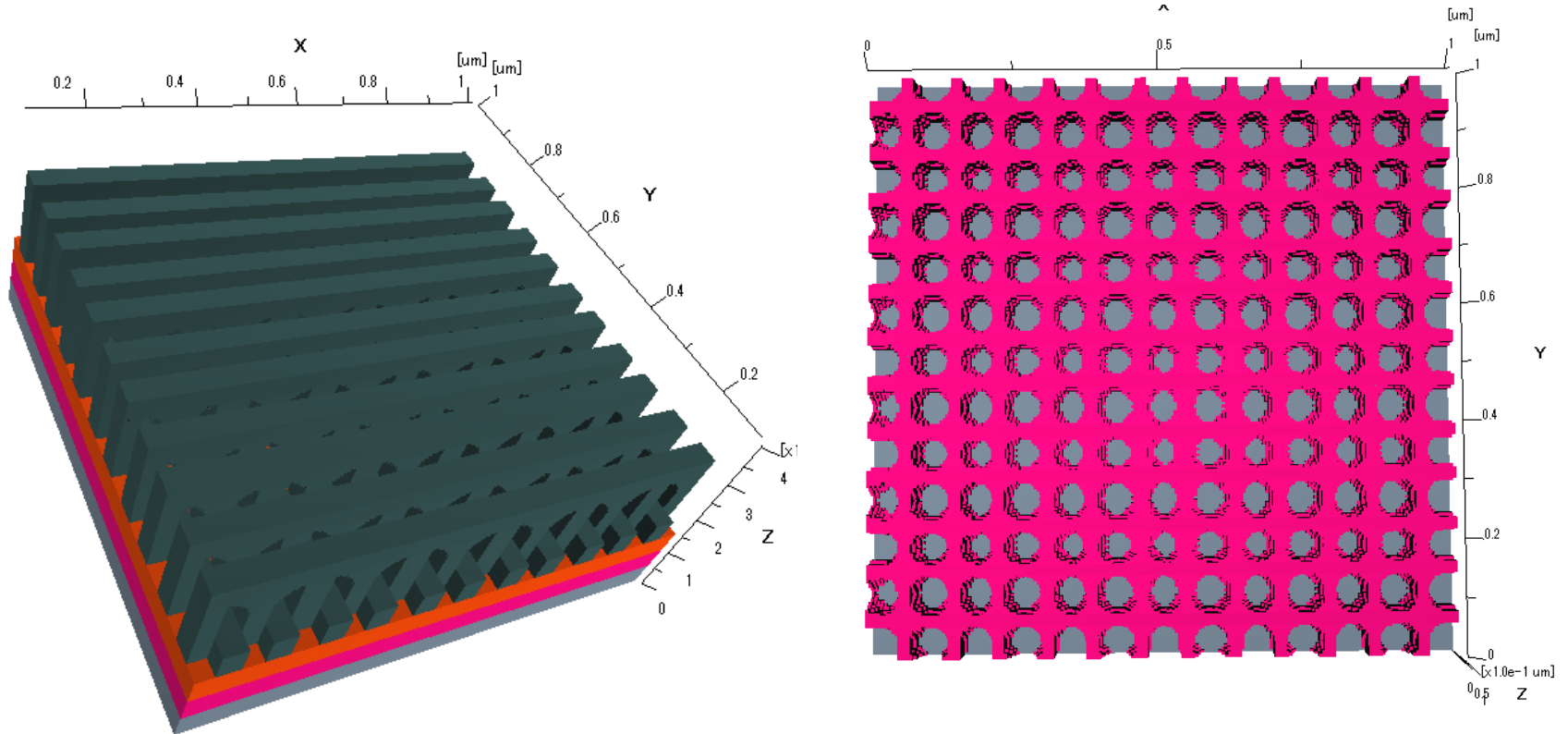


次
頁
へ

形状計算例(Bulk FinFET: 2/2)



Self Aligned Double Patterning



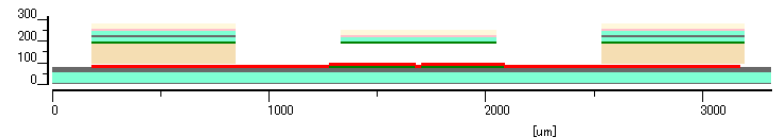
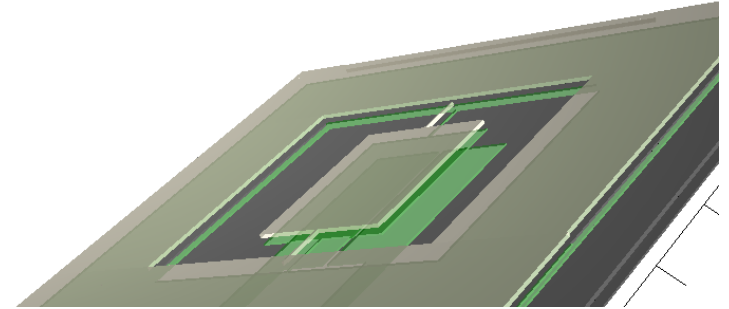
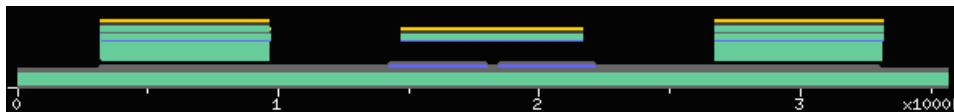
(1) ミラー部形成



(2) Al電極部形成



(3) ミラー部と電極部の接合



Si	dummyA	Al	SiO2B	SiB	Cr	dummyB
Au	SiO2					

塩素中性粒子ビームエッチングの表面反応モデル

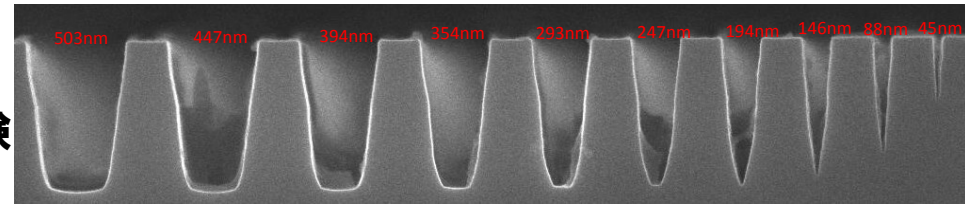
反応	反応式	反応係数
中性粒子によるエッチング		
塩素ラジカルの吸着	$\text{Si}_{(s)} + x\text{Cl}^* \rightarrow \text{SiCl}_{x(s)}$	吸着率
熱励起型反応	$\text{SiCl}_{x(s)} \rightarrow \text{SiCl}_{x(g)}$	脱離率
中性粒子アシスト反応	$\text{SiCl}_{x(s)} \xrightarrow{\text{Cl}} \text{SiCl}_{x(g)}$	反応係数
物理的スパッタリング	$\text{Si}_{(s)} \xrightarrow{\text{Cl}} \text{Si}_{(g)}$	脱離率
カーボン系材料や反応生成物の付着		
付着 ($X=\text{C}, \text{SiCl}_x$)	$\text{Si}_{(s)} + nX_{(g)} \rightarrow \text{Si}_{(s)} + nX_{(s)}$	付着率
クロロカーボンポリマーの生成	$\text{Si}_{(s)} + n\text{C}_{(s)} + m\text{Cl}_{(g)} \rightarrow \text{Si}_{(s)} - \text{P}_{(s)}$	反応係数
塩素系化合物の脱離	$\text{Si}_{(s)} - \text{P}_{(s)} + y\text{Cl}^* \rightarrow \text{Si}_{(s)} - \text{PCl}_{y(s)}$	吸着率
	$\text{Si}_{(s)} - \text{PCl}_{y(s)} \xrightarrow{\text{Cl}} \text{Si}_{(s)} + \text{PCl}_{y(g)}$	脱離率

(*) 望月俊輔, 渡辺尚貴, 大塚晋吾, 岩崎拓也, 小野耕平, 入江康郎, 三輪和弘, 久保田智広, 杉山正和, 寒川誠二, “塩素中性粒子ビームエッチングの加工形状シミュレーション”, 電気学会 第29回「センサ・マイクロマシンと応用システム」シンポジウム (2012).

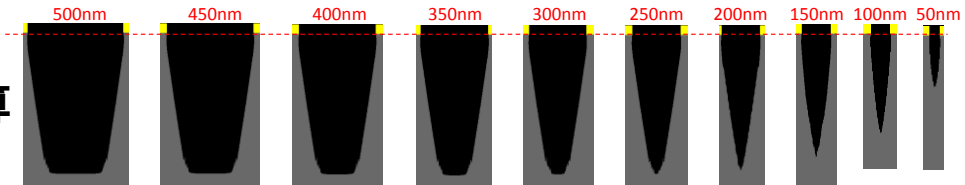
種々のマスク開口幅に対する実加工形状と計算結果の比較

【付着が多い条件】

実験

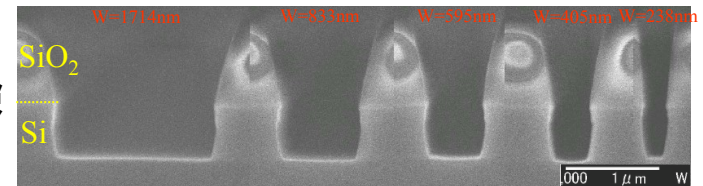


計算

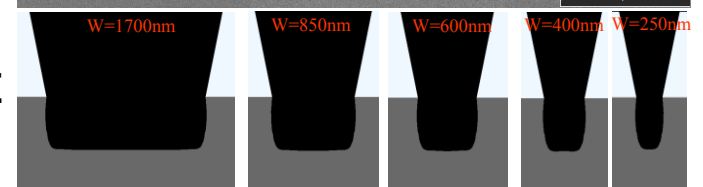


【付着が少ない条件】

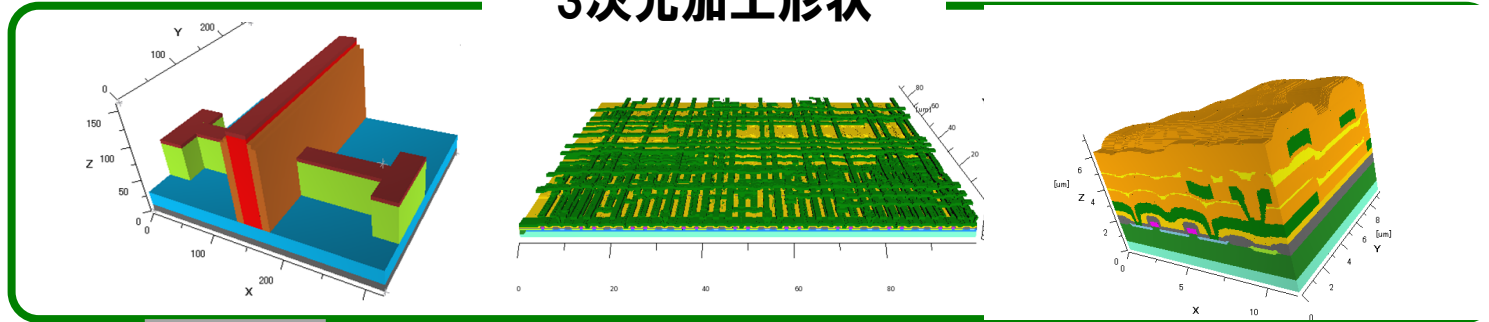
実験



計算



3次元加工形状



容量/抵抗/インダクタンス
計算機能(CARP)

寄生容量
配線抵抗
配線間インダクタンス

回路シミュレーション

形状エクスポート機能
(LEOPARD)

STL
format

DXF
format

HFSS
format

NASTRAN
format

CAD/CAE
ツール

電磁波
解析

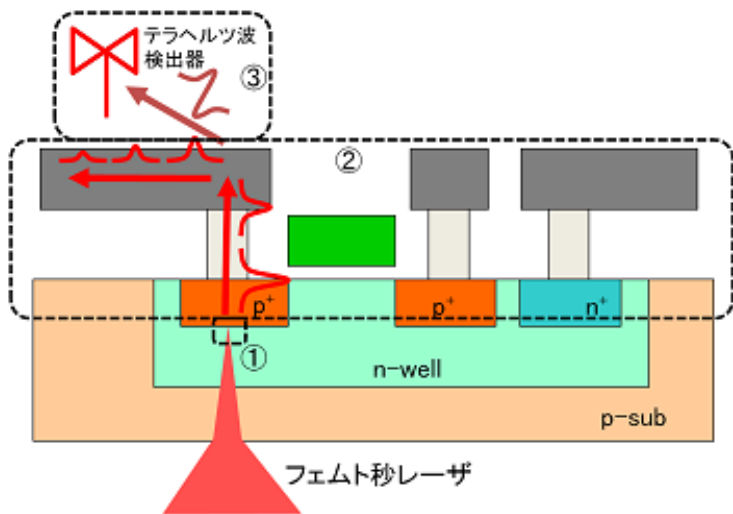
デバイス
シミュレーション

力学
解析

電磁波解析への応用

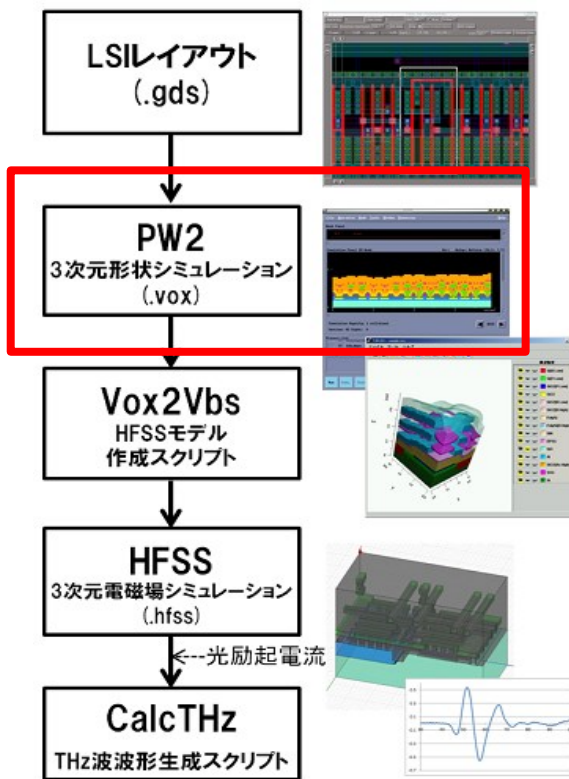
LSI故障解析のためのレーザーテラヘルツエミッション顕微鏡
THz波検出信号シミュレーション (大阪大学 御堂先生の事例)

レーザーテラヘルツエミッション 顕微鏡(LTEM)の概念図

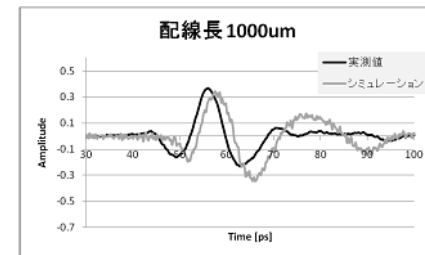
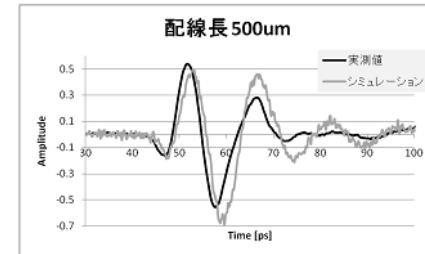
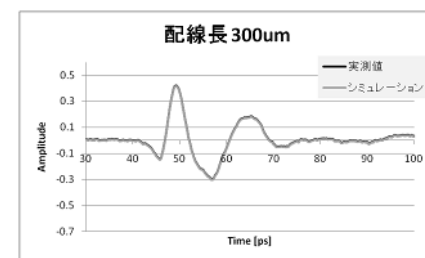


回路パターンとTHz波検出信号
の関係を検討するため、電磁
波解析を実施。

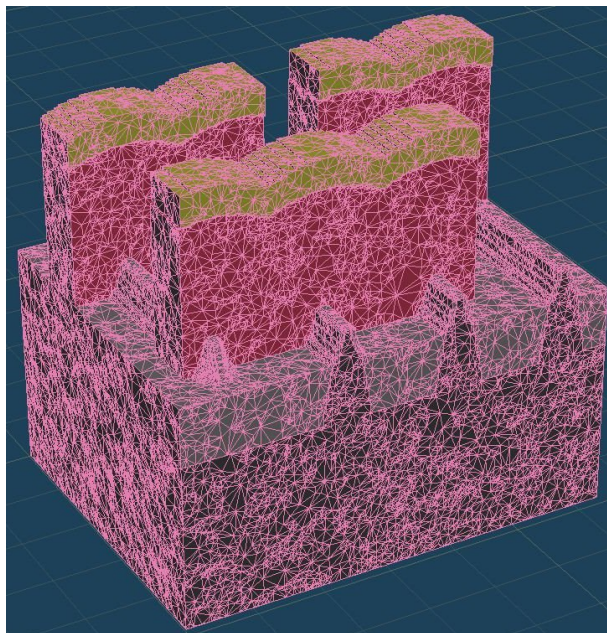
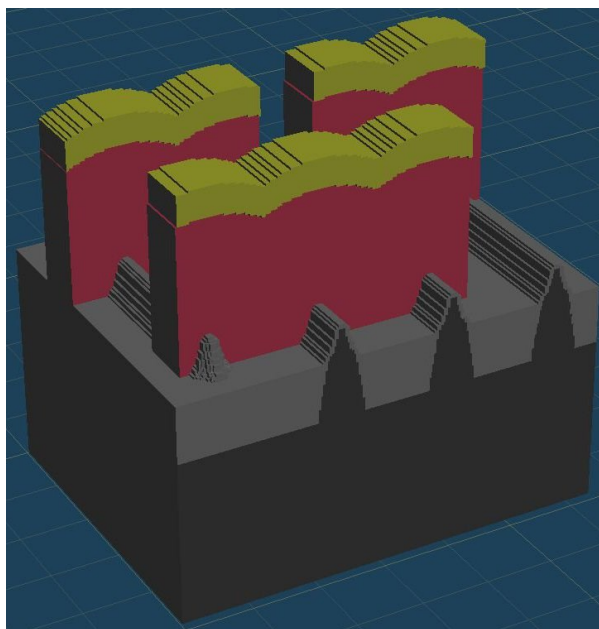
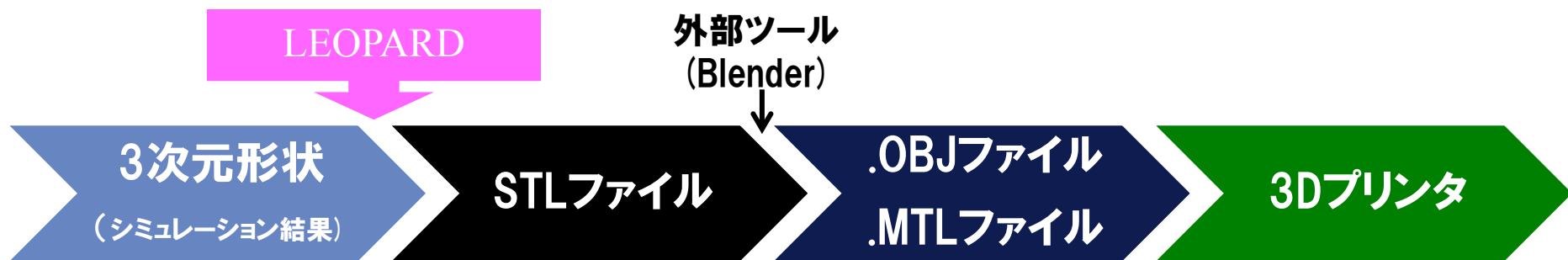
解析フロー



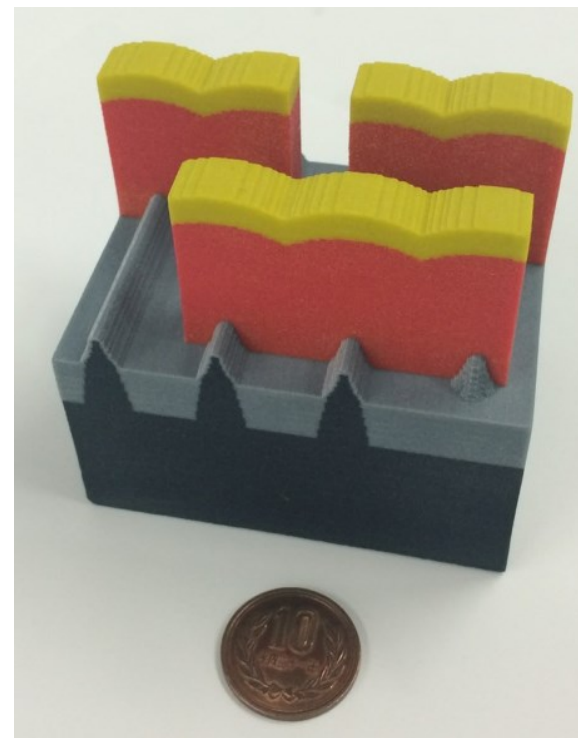
検出信号の経時変化



FinFET構造のカラー3Dプリンタへの出力



※メッシュリダクション後

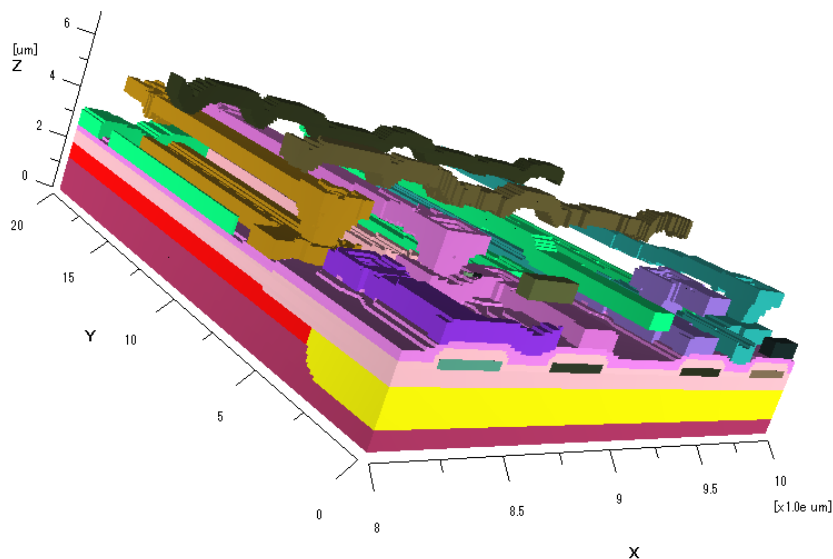




静電解析によるLCR抽出

ParadiseWorld-2によって作成された形状を元に、Voxelと相性の良い有限体積法(FVM)を使用して静電解析を実行、容量／抵抗／インダクタンスのシミュレーションをおこないます。

PW2による配線形状

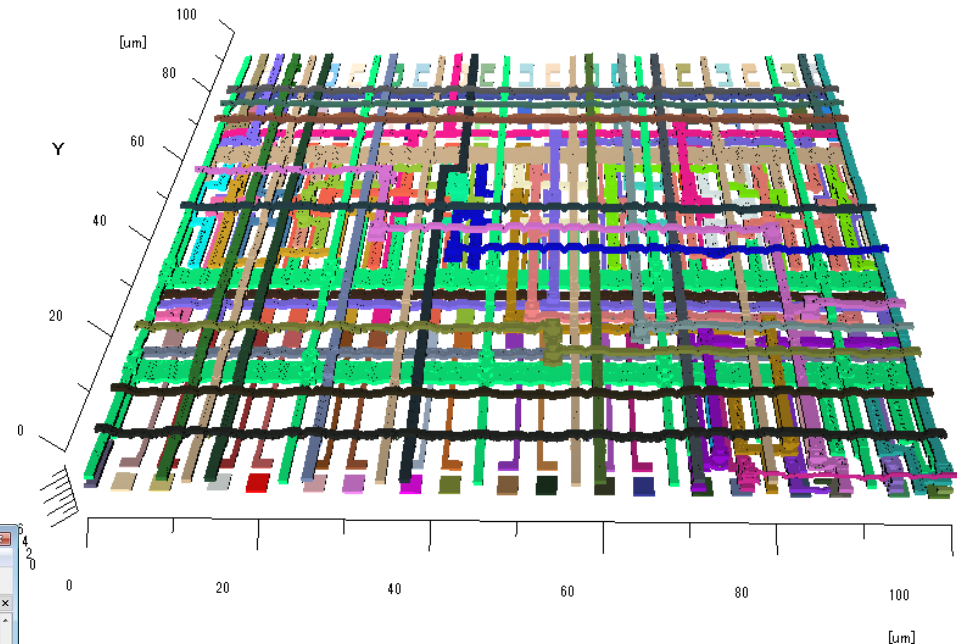
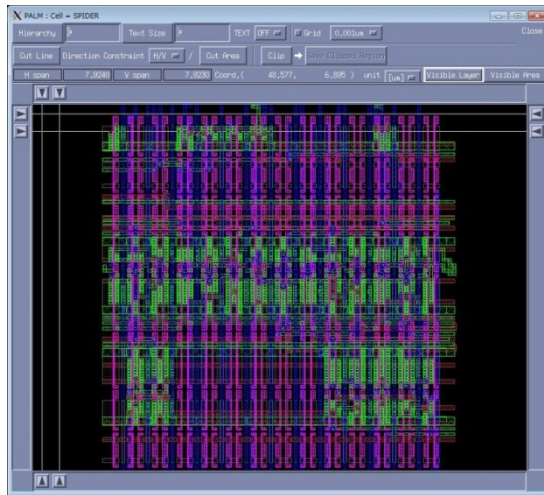


容量
抵抗
インダクタンス

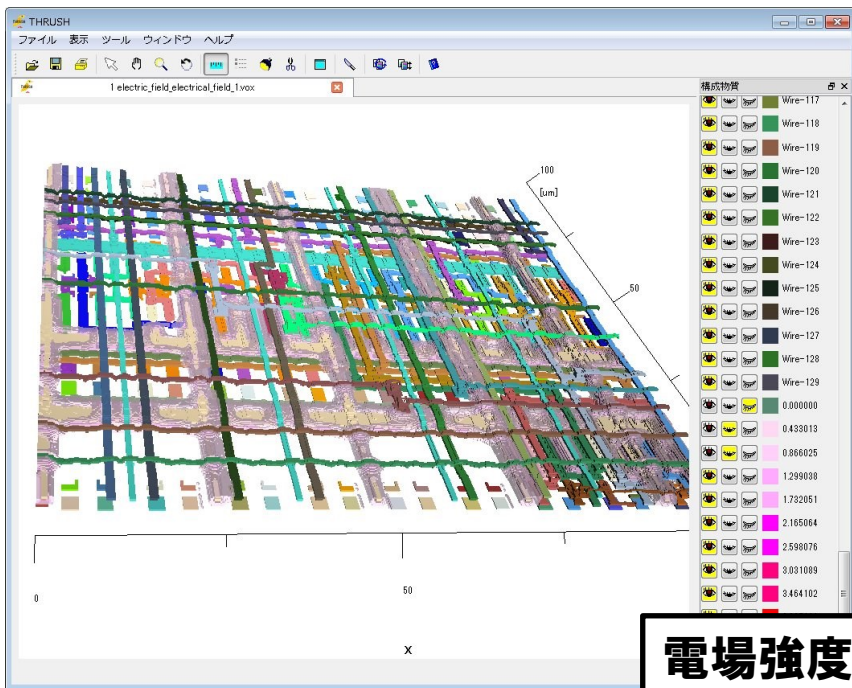
配線別表示
3次元空間電位表示
配線表面電荷表示
空間電場強度分布表示

PW2による高精度な構造に対して、LCRを求めることが可能
電場強度表示により、電界集中が起こる場所も可視化可能

容量計算事例(大規模配線)

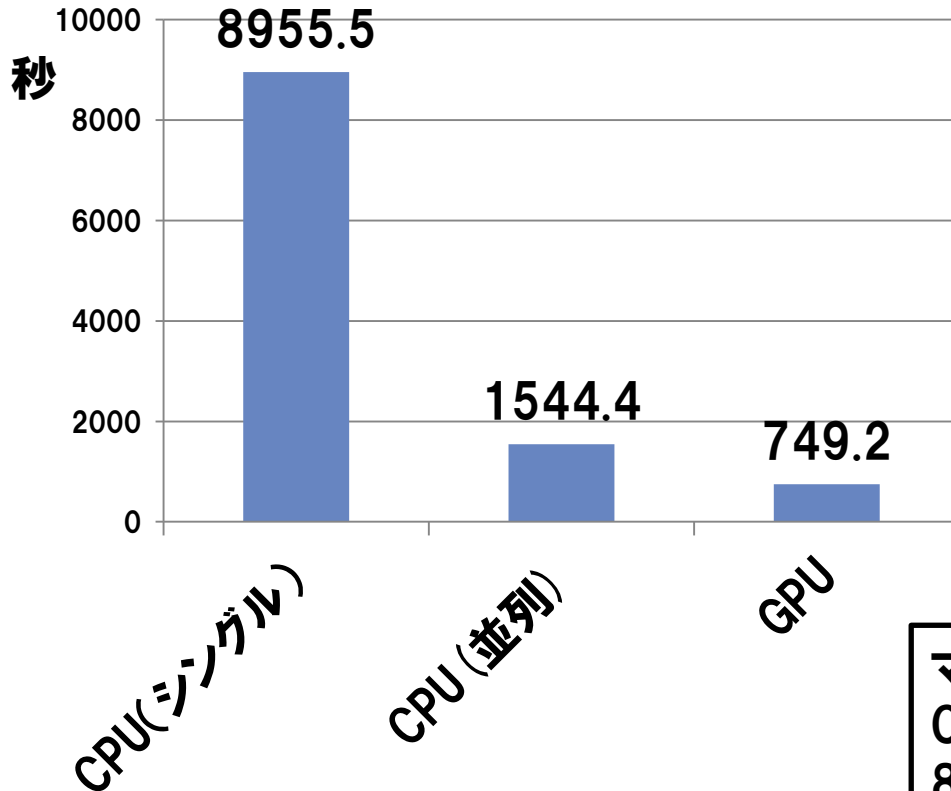


100um x 100um x 7.7um
0.1um/vox



電場強度分布

GPUを用いた並列計算ソルバーの開発による、容量計算の高速化



NVIDIA GTX TITAN BLACK 6GB

マシンスペック:

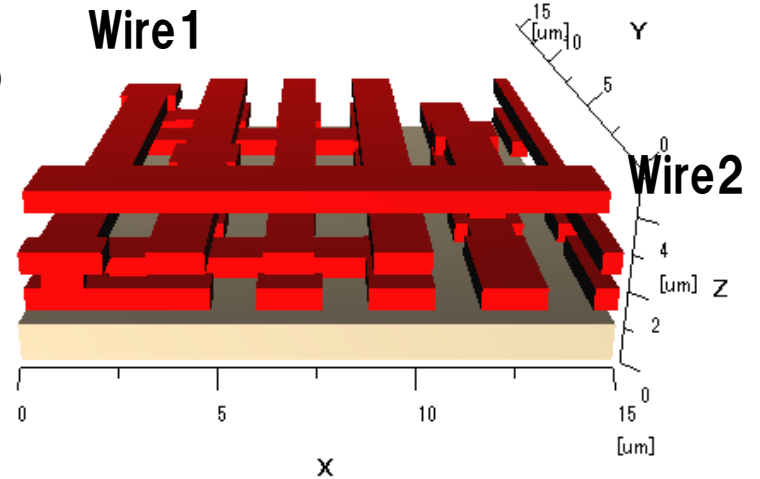
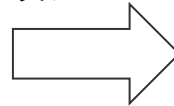
CPU Intel Xeon E5-2667v2 3.30GHz
8C/16T × 2 = 32スレッド

シングルコア時に比べ10倍以上の計算速度を達成



GDS上で配線名を指定

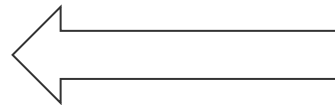
配線名(ノード名)の
自動設定



寄生容量
寄生抵抗
寄生インダクタンス

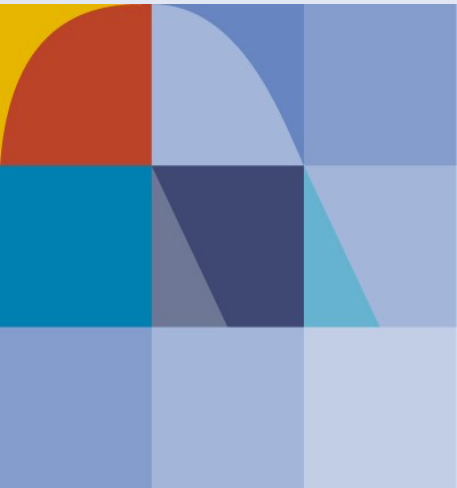


Spiceシミュレーション



Spiceネットリスト自動生成
(ノード名はGDSと対応)

レイアウトから手軽にSpiceシミュレーションを実行可能



 MATHEMATICAL
SYSTEMS INC.